



Signalprozessoren LU

Martin Schöberl

Christof Pitter



Digitale Signalverarbeitung

- Algorithmen
 - Wert- und Zeitdiskret
 - Rechengenauigkeit
- Realisierung
 - AD/DA Wandler
 - Klassische DS-Prozessoren (Texas Instruments, Analog Devices)
 - FPGA



LU Durchführung

- Wahlfach für Technische Informatik
- Individuelle Projekte
 - Liste mit Ideen vorhanden
 - Eigene Projektideen sind willkommen
 - Gruppenarbeit
 - DSP oder HW nahe

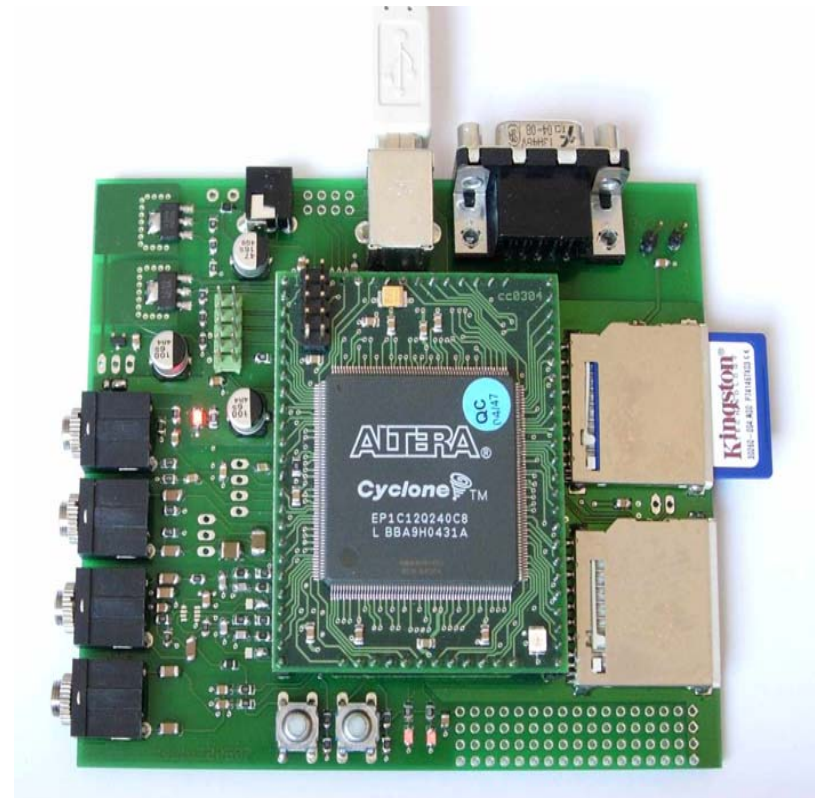
DSP Hardware

- Texas Instruments
- TMS3206416 DSP at 1 GHz
- 2M x 64 SDRAM
- USB Schnittstelle
- Audio I/O



Die Hardware

- Cyclone FPGA
 - 1MB SRAM
 - 32MB Flash
- USB Schnittstelle
- Audio Codec
- Sigma-Delta AD/DA
- SD-Card (big Flash)





Durchführung

- Zu Hause
- TI-LAB (Treitlstr. Hochparterre)
- Zugang jederzeit
 - Chipkarte bei Hr. Deinhart



Aufgabenbereiche

- TI DSP board
- Hardware im FPGA (VHDL)
- Java Programme auf JOP (FPGA)
- Java Programme am PC
- Schnittstellen:
 - HW – JOP
 - PC – JOP



2h – ein Problem

- Gebiet ist groß, hohe Einstiegskosten
- Lösung: Gruppenarbeit und/oder Kombination mit PR
- Kategorien:
 - ★ Aufwändige 2h LU
 - ★ ★ Gruppenarbeit oder zusätzliches Zeugnis
 - ★ ★ ★ Sehr aufwändig...



Aufgaben: *Klassisches* DSP

- TI board ★

- Matlab
- Filter (FIR/IIR)
- Delay (Echo)
- Vibrator (AM)
- Flanger/Phaser

- TI board ★

- C
- Filter (FIR/IIR)
- Delay (Echo)
- Vibrator (AM)
- Flanger/Phaser

Vergleich



Aufgaben: Hardware

- Sigma-Delta ★ ★
 - AD/DA
 - Im FPGA
 - Nur passive Bauteile
 - Unterschiedliche Realisierungen
 - Messung der Qualität
- Audio Codec ★ ★ ★
 - AC97 Interface
 - Anbindung an JOP (SimpCon)
 - Bessere Realisierung als die opencores Lösung



Aufgaben: PC/FPGA Tools

- DSP Builder ★ ★

- DSPIO board einbinden
- MatLab/Simulink
- Quartus
- (VHDL?)

- Filtergen. ★ ★

- VHDL code
- FIR/IIR



Aufgaben: *Klassisches* DSP

- Filter in Java ★
 - Target ist FPGA board mit JOP
 - Verwendung von MAC unit
- Filter in HW ★ ★
 - VHDL
 - Ressourcen und Leistungsvergleich zur SW Lösung



Aufgaben: JOP/PC

- DSP Interface ★ ★
 - Einheitliche Schnittstelle für PC und JOP (FPGA)
 - Testumgebung für DSP Algorithmen
 - Demoeffekt
- Mehrspurrekorder ★ ★ ★
 - 4 Kanäle pro board
 - Synchronisation
 - Mischen + Playback in *Echtzeit*
 - Erweiterung der Kanäle durch mehr boards



Aufgaben: PC

- Audio Codec ★ ★
Interface
 - Parametereinstellung
 - Codec am FPGA board
 - Benutzerinterface
- Soundeffekte ★
 - Demo für DSP
 - Delay
 - Flanger
 - Distortion
 - ...
 - Vorstufe für Realisierung im FPGA



Aufgaben: JOP/PC

- Funktionsgen. ★ ★ ★
 - Ausgabe Soundkarte und FPGA board
 - Versch. Kurvenformen
 - Amplitude
 - Frequenz
 - Sweep
- Visualisierung ★ ★
 - Input Soundkarte und FPGA board
 - Oszilloskop
 - Spektrum (FFT)



Aufgaben: BIG



- MP3 Player
- MP3 Recorder
- *Analog* Synthesizer
- FM Synthesizer (DX7)
- Effektgerät
- Analog2MIDI Converter
- SW Modem



Vor- und Nachteile

- + Interessante Aufgaben
- + Individuelle Betreuung
- + Übung an realer Hardware (DSP/FPGA)
- Größerer Aufwand
 - Aber Projektweiterführung möglich:
 - Praktikum aus technischer Informatik
 - Diplomarbeit



Zusammenfassung

- Individuell betreute (aufwendige) Übung
- Ihre Ideen sind gefragt!
- Fragen – Vorschläge
- Anmeldungen an:
mschoebe@mail.tuwien.ac.at